

# DERS TANITIM ve UYGULAMA BİLGİLERİ

Dersin Adı	Kodu	Yarıyıl	T+U+L (saat/hafta)	Türü (Z / S)	Yerel Kredi	AKTS
Analog Tasarım Projesi	EEE 403	Bahar	01+00+04	Seçmeli	3	8
Akademik Birim:	Elektrik-Elektronik Mühendisliği					
Öğrenim Türü:	Örgün Eğitim					
Ön Koşullar	-					
Öğrenim Dili:	İngilizce					
Dersin Düzeyi:	Lisans					
Dersin Koordinatörü:	- -					
Dersin Amacı:	Öğrenciler analog devrelerin analiz ve tasarımını yapabileceklerdir. Analiz ve tasarımda eleman seçimi için datasheet leri daha verimli kullanabileceklerdir. Tasarımda devresel kısıtlamaları ve ideal olmayan durumları tanımlayabileceklerdir. Ayrıca kısıtlama ve ihtiyaçları da göz önüne alarak devre topojisini belirleyebilecek, kullanılacak entegre devreleri seçebilecek, yaklaşık eleman değerlerini belirleyebilecek ve bazı basit performans hesaplamalarının üstesinden gelebileceklerdir.					
Dersin İçeriği:	Kuvvetlendiricilerin temelleri, op-amp devre analizi, akım gerilim çevirici, gerilim-akım çevirici, akım kuvvetlendiricileri, birinci dereceden aktif filtreler, ikinci dereceden KRC ve çoklu geribeslemeli aktif filtreler, gerilim karşılaştırıcılar, Schmitt tetikleyiciler, işaret üreteçleri.					
Dersin Öğrenme Çıktıları (ÖÇ):	<ul style="list-style-type: none"><li>• <b>1-</b> İstenilen özellikleri sağlayan temel analog devre tasarımı yapabilme becerisi.</li><li>• <b>2-</b> Devre tasarımında eleman seçebilme becerisi.</li><li>• <b>3-</b> Devre tasarımında kısıtlamaların ve ideal olmayan durumların farkında olma.</li><li>• <b>4-</b> Aktif filtre tasarlayabilme.</li><li>• <b>5-</b> Temel doğrusal olmayan devreleri tasarlayabilme.</li><li>• <b>6-</b> Temel devre analiz ve tasarım programlarını kullanabilme becerisi.</li><li>• <b>7-</b> Etkin rapor yazma ve sunma becerisi</li></ul>					
Dersin Öğrenme Yöntem ve Teknikleri	Ders 2 modülden oluşmaktadır. 6 haftadan oluşan her modülde ilk hafta ders anlatımından sonra uygulamalar (veya gözlemler) yoluyla kavramların içselleştirilmesi sağlanır. Her modülün sonunda öğrencilerin bir proje yaparak modülde öğrendikleri kavramları bir projede uygulamaları ve sunmaları istenir. Uygulamaların ders değerlendirmesindeki ağırlığı , proje değerlendirmesinde proje raporunun ağırlığı , proje sunumunun ağırlığı ve proje sunumu için akran değerlendirilmesi olur.					

## HAFTALIK PROGRAM

Hafta	Konular	Ön Hazırlık
1	Dönem projesi 1: Aktif filtre tasarımı projesi	
2	Devre tasarımı yapılması	
3	Devrenin benzetiminin yapılması	
4	Devrenin gerçekleştirilmesi	
5	Devrenin test edilmesi	
6	Proje sunumları	
7	Ara değerlendirme ve tekrar	
8	Dönem projesi 2: Doğrusal olmayan devre tasarımı projesi	
9	Devre tasarımı yapılması	
10	Devrenin benzetiminin yapılması	
11	Devrenin gerçekleştirilmesi	

12	Devrenin test edilmesi	
13	Proje sunumları	
14	Dönem değerlendirme	

Kadir Has Üniversitesi'nde bir dönem 14 haftadır, 15. ve 16. hafta sınav haftalarıdır.

## ZORUNLU ve ÖNERİLEN OKUMALAR

Design with Operational Amplifiers and Analog Integrated Circuits, Fourth Edition, Sergio Franco, ISBN 978-0-07-802816-8, McGraw Hill, 2015.

## DİĞER KAYNAKLAR

Microelectronic Circuits, Fifth Edition, Adel S. Sedra and Kenneth C. Smith, Oxford University Press, New York

## DEĞERLENDİRME SİSTEMİ

Yarıyıl İçi Çalışmaları	Sayı	Katkı Payı (%)
Katılım	14	10
Final Sınavı	1	20
Sınıf İçi Uygulama Raporları	2	20
Proje Raporları	2	20
Proje Sunumları (Öğretim Elemanı tarafından değerlendirilme)	2	20
Proje Sunumları (Akranlar tarafından değerlendirilme)	1	10
<b>Total:</b>	<b>22</b>	<b>100</b>

## İŞ YÜKÜ HESAPLAMASI

Etkinlikler	Sayısı	Süresi (saat)	Toplam İş Yüğü (saat)
Final Sınavı	1	8	8
Öğretim Elemanlarının Etkin Olduğu Sınıf İçi Çalışmalar	14	2	28
Öğrencilerin Etkin Olduğu Sınıf İçi Çalışmalar	14	3	42
Öğrencilerin Etkin olduğu Sınıf Dışı Çalışmalar	14	8	112
Proje Raporlarının Sunumu	1	10	10
<b>Toplam İş Yüğü (saat):</b>			<b>200</b>

1 AKTS = 25 saatlik iş yükü

## PROGRAM YETERLİLİKLERİ (PY) ve ÖĞRENME ÇIKTILARI (ÖÇ) İLİŞKİSİ

#	PY1	PY2	PY3	PY4	PY5	PY6	PY7	PY8	PY9
OC1									
OC2									
OC3									
OC4									
OC5									
OC6									
OC7									

**Katkı Düzeyi:** 1 Düşük, 2 Orta, 3 Yüksek