

# DERS TANITIM ve UYGULAMA BİLGİLERİ

Dersin Adı	Kodu	Yarıyıl	T+U+L (saat/hafta)	Türü (Z / S)	Yerel Kredi	AKTS
Mantıksal Tasarım	MTE 293	Güz	02+00+02	Seçmeli	3	6
Akademik Birim:	Mekatronik Mühendisliği					
Öğrenim Türü:	Örgün Eğitim					
Ön Koşullar	-					
Öğrenim Dili:	İngilizce					
Dersin Düzeyi:	Lisans					
Dersin Koordinatörü:	Taner ARSAN					
Dersin Amacı:	Bu ders, Boole cebirini ve mantık devreleri için temel analiz ve sentez yöntemlerini proje tabanlı bir bağlamda tanıtmayı amaçlamaktadır. Hem kombinezonsal hem de ardışıl devreler çeşitli tasarım örneklerinde ele alınmıştır.					
Dersin İçeriği:	Sayı sistemleri; Boole cebri; mantık ağları ve indirgenmesi; kapılar ve MSI yongaları ile mantıksal tasarım teknikleri; kombinezonsal devreler; temel ardışıl devreler; D/A ve A/D dönüşümü; tasarım örnekleri.					
Dersin Öğrenme Çıktıları (ÖÇ):	<ul style="list-style-type: none"><li>• <b>1-</b> Sık kullanılan sayısal elektronik devre elemanlarının çalışma prensiplerini kavrama</li><li>• <b>2-</b> Temel sayısal elektronik devre analiz yöntemlerini uygulayabilme,</li><li>• <b>3-</b> Bu elemanları kullanarak, basit elektronik devrelerini analiz edip tasarlayabilme ve gerçekleştirebilme; bu amaç için gerekli temel ölçü aletleri ve gereçleri kullanabilme</li><li>• <b>4-</b> Boole cebirini ve mantık fonksiyonlarını kullanabilme, sadeleştirebilme ve devre şemalarını çıkartabilme</li><li>• <b>5-</b> Kombinezonsal ve ardışıl temel mantık işlevlerini devre şeması düzeyinde çözümleyebilme ve sentezleyebilme</li><li>• <b>6-</b> Temel mantık yapıları ve diğer MSI yongalarını kullanarak karmaşık Boole işlevlerini ile ilgili devreleri tasarlayabilme, projelendirebilme ve gerçekleştirebilme</li></ul>					
Dersin Öğrenme Yöntem ve Teknikleri	Proje Tabanlı Eğitim					

## HAFTALIK PROGRAM

Hafta	Konular	Ön Hazırlık
1	Giriş, sayı sistemleri, tümleyen aritmetiği, kodlar	
2	Boole cebirinin aksiyomatik tanımı Temel teoremler, kanonik ve standart biçimler, Temel Mantık Kapıları AND, OR, NOT, EXOR, EXNOR.	Simülasyon ve tasarım araçları
3	Proje I (Temel Dijital Devre Uygulamaları)	
4	Mantık fonksiyonlarının indirgenmesi, NAND ve NOR kapıları ile gerçekleştirme	Simülasyon ve tasarım araçları
5	Proje II (Mantık Kapıları ile tasarım örnekleri), sunumlar	
6	Toplayıcılar, Çıkartma devreleri, karşılaştırıcılar ve kod çeviriciler	
7	Hata bulma ve düzeltme, MSI yongaları ile tasarım örnekleri	
8	Toplayıcı, çıkarma devreleri ve kod çözümlerle mantık fonksiyonlarının gerçekleştirilmesi.	Simülasyon ve tasarım araçları
9	Proje III (4-bitlik toplama/çıkarma evresi tasarımı)	

10	Çoklayıcı ve ROM devreleriyle mantık fonksiyonlarının gerçekleştirilmesi	
11	Flip-flop'lar	
12	Senkron Ardışıl Devre Tasarımı	Simülasyon ve tasarım araçları
13	Proje IV (Ardışıl Devre Tasarımı)	
14	Sunumlar ve tartışma	

Kadir Has Üniversitesi'nde bir dönem 14 haftadır, 15. ve 16. hafta sınav haftalarıdır.

## ZORUNLU ve ÖNERİLEN OKUMALAR

Mano, M. M., Digital Design, Prentice-Hall: New Jersey.

## DİĞER KAYNAKLAR

Arsan, T. and Çölkesen, T., Lojik Devre Tasarımı, Papatya Publications, İstanbul.

## DEĞERLENDİRME SİSTEMİ

Yarıyıl İçi Çalışmaları	Sayı	Katkı Payı (%)
Proje	2	30
Sunum/Jüri	3	30
Final Sınavı	1	40
<b>Total:</b>	<b>6</b>	<b>100</b>

## İŞ YÜKÜ HESAPLAMASI

Etkinlikler	Sayısı	Süresi (saat)	Toplam İş Yüğü (saat)
Ders Saati	14	4	56
Proje	2	20	40
Sunum/Jüriye Hazırlık	3	7	21
Final Sınavı	1	33	33
<b>Toplam İş Yüğü (saat):</b>			<b>150</b>

1 AKTS = 25 saatlik iş yükü

## PROGRAM YETERLİLİKLERİ (PY) ve ÖĞRENME ÇIKTILARI (ÖÇ) İLİŞKİSİ

#	PY1	PY2	PY3	PY4	PY5	PY6	PY7	PY8	PY9	PY10
OC1										
OC2										
OC3										
OC4										
OC5										
OC6										

**Katkı Düzeyi:** 1 Düşük, 2 Orta, 3 Yüksek